

КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 621.316

О. Д. Азаров, С. В. Богомоллов, О. Я. Стахов

**ВИСОКОЛІНІЙНІ ДВОТАКТНІ БУФЕРНІ ПРИСТРОЇ
НАПРУГИ З ПАРАМЕТРИЧНОЮ КОМПЕНСАЦІЄЮ
ЗСУВУ НУЛЯ**

Вінницький національний технічний університет, Вінниця

Анотація. Розглянуто метод структурно-функціональної організації високопродуктивних двотактних буферних пристроїв напруги з параметричною компенсацією зсуву нуля. Обґрунтована актуальність і практична доцільність застосування генератора компенсації зсуву нуля у складі буферних пристроїв напруги для отримання низької похибки лінійності.

Ключові слова: високолінійний, буферний пристрій, двотактна структура, зсув нуля.

Abstract. The method of structural and functional organization of high-performance two-stroke voltage buffer devices with parametric zero offset compensation is considered. The relevance and practical feasibility of using a zero offset compensation generator in the buffer voltage devices to obtain low linearity error are substantiated.

Keywords: high-line, buffer device, push-pull structure, zero offset.

DOI: <https://doi.org/10.31649/1999-9941-2022-53-1-69-76>.

Вступ

Буферні пристрої є аналоговими вузлами, що використовуються у багатьох електронних пристроях, зокрема, багаторозрядних системних АЦП і ЦАП, які у свою чергу входять до складу високоточних систем вимірювання, опрацювання та реєстрування сигналів [1-4]. Буферні пристрої призначені для узгодження опору генератора сигналу з опором навантаження та по суті є підсилювачами потужності [4]. При цьому буфер напруги (БН) виступає в ролі трансформатора опорів з високим вхідним та низьким вихідним опором. Коефіцієнт передачі по напрузі БН дорівнює одиниці. Струм, який видається БН у навантаження, може бути набагато більший, ніж вхідний. Такі буферні пристрої називають повторювачами напруги [5]. Буфер струму (БС), навпаки, має низький вхідний та високий вихідний опори. Коефіцієнт передачі по струму БС, як правило, дорівнює одиниці і не залежить від опору навантаження.

Відомо багато різновидностей прецизійних буферних пристроїв, як за схемотехнічною організацією, так і призначенням. Найпоширенішою є побудова буферних пристроїв на базі операційних підсилювачів [1,2,4]. Проте, такий підхід обмежує їх швидкодію. Певний вигравш при цьому має застосування для побудови ядра буферного пристрою двотактних складених емітерних повторювачів на біполлярних транзисторах або двотактних структур на базі польових транзисторів [6].

Актуальність

У теперішній час двотактні схеми буферних пристроїв привертають особливу увагу. Вони можуть забезпечити високу лінійність передатної характеристики і потрібну швидкодію [2, 4]. При цьому слід відзначити, що відомі схемотехнічні рішення буферних пристроїв за двотактною структурою, що забезпечують високу швидкодію і незначну нелінійність, є незбалансованими, мають велику похибку зсуву нуля і високий температурний дрейф. Водночас, матеріал, присвячений аналізу буферних пристроїв на базі двотактних симетричних структур, у науково-технічній літературі подається епізодично і є неструктурованим. Тому тема статті, присвячена побудові високолінійних швидкодіючих буферних пристроїв на базі двотактних симетричних структур та з компенсацією зсуву нуля, є актуальною.

Мета

Підвищення лінійності передатної характеристики буферних пристроїв напруги за рахунок двотактної структурної організації, а також компенсації струму зсуву нуля.

Постановка задач

1. Проаналізувати запропонований метод побудови ядер високолінійних швидкодіючих буферних пристроїв напруги з двотактною організацією.
2. Проаналізувати запропонований метод структурно-функціональної організації генератора струму зсуву нуля.
3. Вивести аналітичні співвідношення, що дозволяють описати характеристики генератора струму зсуву нуля із урахуванням параметрів транзисторів.

Розв'язання поставлених задач

Буферні пристрої застосовуються для узгодження вхідного сигналу від високоомного джерела з низькоомним входом підсилювача [4] та ще називаються повторювачами напруги. Вони мають такі властивості [5]:

- коефіцієнт підсилення на рівні 1;
- високий вхідний опір;
- низький вихідний опір.

Основними випадками застосування буферних пристроїв це узгодження:

- входу високолінійного АЦП із джерелом сигналу по струму;
- входу високолінійного АЦП із джерелом сигналу по напрузі;
- виходу ЦАП.

Залежно від використання у випадку узгодження, вхідні кола можуть бути побудовані, як на біполярних, так і польових транзисторах [6]. Проте, незалежно від конкретної схемотехнічної реалізації, загальна структурно-функціональна організація високолінійних швидкодіючих буферних пристроїв на базі двотактних підсилювачів струму, матиме вигляд, як показано на рис. 1 [7]. Запропонована структура містить: K'_i , K''_i – підсилювальні каскади, ВС1, ВС2 – відбивачі струму, СБ – схема балансування. Статична передатна характеристика такого роду пристроїв має загальну похибку:

$$\Delta U_{вих} = U_{вих} - U_{вх}$$

У свою чергу її можна розкласти на декілька складових, а саме на:

- похибку зсуву нуля $\Delta U_{зс0}$, причому $\Delta U_{зс0} = \Delta U_{вих}$, при $U_{вх} = 0$;
- похибку масштабу ΔU_M , причому $\Delta U_M = U_{вих} - U_{вх} - \Delta U_{зс0}$;

- похибку лінійності ΔU_L , причому $\Delta U_L = \Delta U_M - K \cdot U_{вх}$, при чому $K = \frac{y_2 - y_1}{x_2 - x_1}$, де

x_1, x_2, y_1, y_2 – координати точок прямої, яка проходить через лінійну ділянку передатної характеристики.

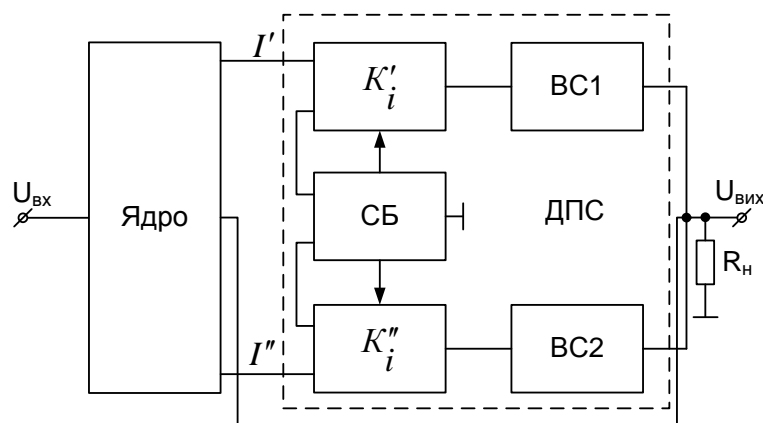


Рисунок 1 – Структурно-функціональна організація високолінійного швидкодіючого буферного пристрою напруги з двотактною організацією

Основою пристрою є ядро, яке також побудовано на базі двотактної структури. Використання ДПС дозволяє підвищити навантажувальну здатність із збереженням заданої лінійності ядра.

Варто відзначити те, що саме ядро визначає потенційні характеристики всієї схеми. Водночас, рівні похибок окремих складових можуть істотно залежати від конкретної схемотехнічної реалізації ядра пристрою. Так, вищезгадана похибка зсуву нуля $\Delta U_{зс0}$, навіть для інтегральних транзисторів сягає значень $10 \div 50$ мВ [4]. Це обумовлено незбалансованістю напруг переходів база-емітер n-p-n і p-n-p у верхньому та нижньому каналах проходження сигналу.

Похибки масштабу і лінійності істотно залежать від впливу змінення напруг переходів колектор-емітер транзисторів ядра в діапазоні вихідного сигналу. Водночас, лінійність передатної характеристики є складовою загальної точності функціонування буферних пристроїв.

Існує два шляхи зменшення вищезгаданих похибок БН і БС. Перший – технологічний, при якому покращується елементна база. Другий – схемотехнічний, коли використовуються різноманітні схеми компенсації статичних похибок у структурі буферного пристрою.

Одним з варіантів, для стабілізування напруг колекторних переходів транзисторів вихідних каскадів ядра у схему вволяться каскоди [4]. Це досить ефективно стабілізує характеристики робочих точок вихідних транзисторів, зокрема струми колекторів та напруги переходів база-емітер і знижує рівень похибок масштабу і лінійності. Водночас, не ідеальність n-p-n і p-n-p транзисторів каскодів, а саме, залежність β від напруги переходів база-емітер, призводить до зміни їх базових струмів і не дозволяє здійснити подальшу мінімізацію цих складових. Це, у свою чергу, призводить до зміни струмів емітерів вхідних транзисторів та, водночас, до зміни напруг база-емітер цих транзисторів, що автоматично передається на вихід схеми і викликає появу похибки зсуву нуля.

Слід відзначити, що чинниками, які негативно впливають на характеристики схеми, є [8]:

1. Залежність напруги переходу база-емітер $U_{\beta e}$ транзистора від напруги переходу колектор-емітер U_{ke} .
2. Залежність колекторного струму I_k транзистора від напруги переходу колектор-емітер, що обумовлено обмеженими значеннями опору колекторного переходу r_k^* .
3. Залежність β транзистора від напруги переходу колектор-емітер U_{ke} .

Для усунення похибок зсуву нуля, лінійності та масштабу, можна замінити просту каскодну схему на каскоди, які побудовано на базі схем Уілсона. Подібний варіант запропоновано у схемі буферного пристрою [9]. Ця схема має низьку похибку лінійності та низьку похибку зсуву нуля, на рівні 100÷200 мкВ. Така схемотехнічна організація ядра зменшує вплив напруг переходів база-емітер транзисторів, але залишається проблема впливу базового струму транзисторів каскодів. Також специфікою буферних пристроїв на біполярних транзисторах є принципова наявність ненульового вхідного базового струму. Ненульовий вхідний струм призводить до появи похибки зсуву нуля $\Delta U_{зс0}$.

Комплексним вирішенням вищезгаданих проблем є запропоновані варіанти буферних пристроїв структурно-функціональну організацію, як показано на рис. 2 та рис. 3 [10, 11].

Для цього використовується окремий генератор $I_{зс0}$, що забезпечує параметричну компенсацію струму зсуву нуля. Основними вимогами до такого пристрою є:

- стабільність $I_{зс0}$ в діапазоні вхідного сигналу;
- високий вихідний опір.

Для зменшення похибки зсуву нуля ядра буферного пристрою запропоновано схемотехнічну організацію у поєднанні з простим генератором струму $I_{зс0}$, яку показано на рис. 2, який побудовано на транзисторах VT5, VT6, VT7, VT8, VT9, VT10. Головна ідея полягає у поверненні різниці базових струмів струмозадаючих комплементарних транзисторів VT9, VT10 через відбивачі струму на VT5, VT7 та VT6, VT8 транзисторах відповідно, у протифазі різниці струмів VT2, VT3 вхідних комплементарних транзисторів. При цьому необхідно відзначити, на практиці, якщо не вживати додаткових заходів, ця збіжність буде на рівні 5 % [2], а також такий генератор струму $I_{зс0}$ має низький вихідний опір і, як наслідок, низьку навантажувальну здатність.

Кращим варіантом є буферний пристрій на рис. 3, що містить вдосконалений генератор струму $I_{зс0}$. Ідея роботи залишається аналогічною — параметрична компенсація базових струмів комплементарних вхідних транзисторів VT2, VT3. Проте бази струмозадаючих комплементарних транзисторів VT11, VT12 застабілізовані транзисторами VT13, VT14 відповідно від впливу відбивачів струму Уілсона, що побудовано на VT5, VT6, VT9 та VT7, VT8, VT10 відповідно. Водночас, постановка відбивачів Уілсона дає змогу підвищити вихідний опір генератора струму $I_{зс0}$ та зменшити вплив комплементарних вхідних транзисторів VT2, VT3. І, як результат, забезпечується підвищення точності завдання $I_{зс0}$. При цьому похибка лінійності джерела зсуву нуля зменшується.

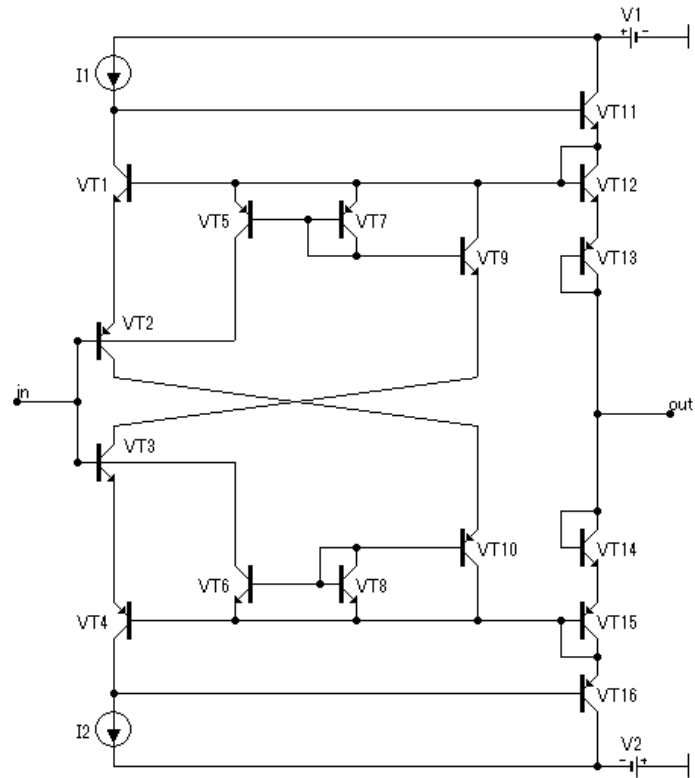


Рисунок 2 – Принципова схема буферного пристрою з двотактною організацією із простим генератором стуму I_{zc0}

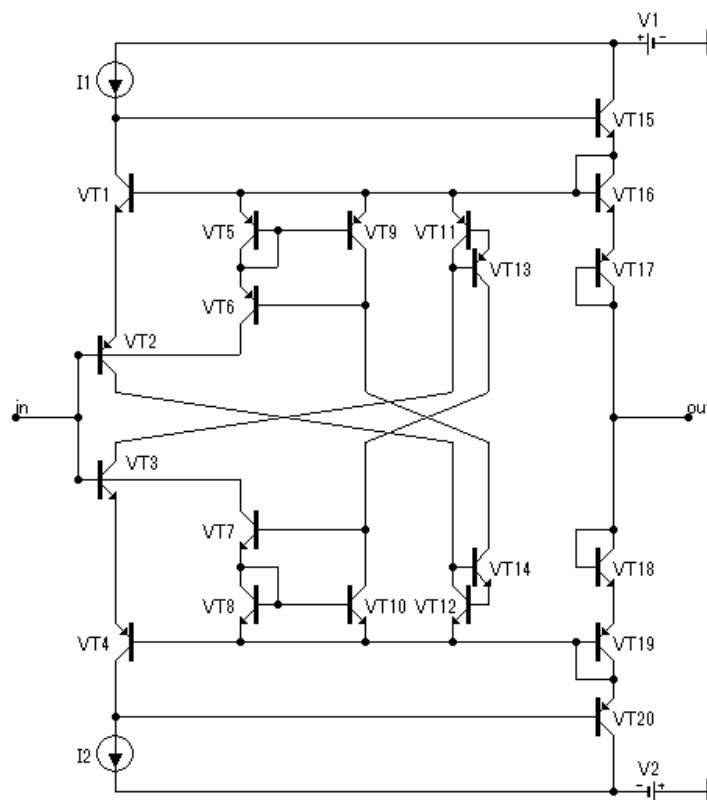


Рисунок 3 – Принципова схема буферного пристрою з двотактною організацією із вдосконалим генератором стуму I_{zc0}

Високолінійні буферні пристрої, побудовані за розглянутою структурно-функціональною організацією на базі двотактних структур, забезпечують такі характеристики:

- діапазон вхідного сигналу: $\pm 5\text{В}$;
- вихідний струм: $\pm 5\text{мА}$;
- похибка зсуву нуля $\Delta U_{зс0} \leq 1\text{мкВ}$;
- похибка масштабу $\delta_M \leq 0.0001\%$;
- похибка лінійності $\delta_L = 0.000005\%$.

Похибки передатних характеристик наведено на рис. 4.

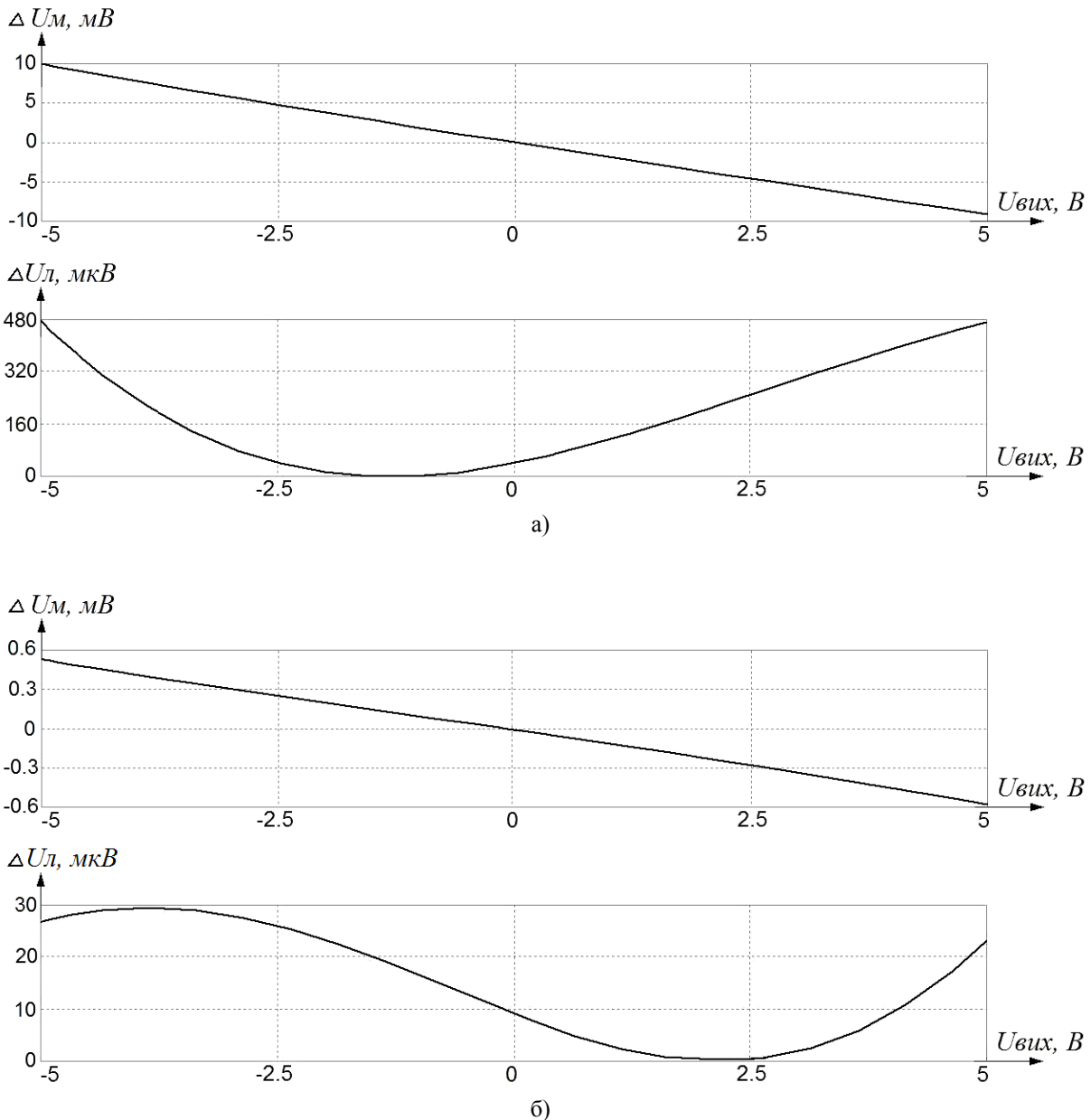


Рисунок 4 – Похибки передатних характеристик буферних пристроїв з двотактною організацією із генераторами струму $I_{зс0}$: а) простий; б) вдосконалений

Запропоновану також схемотехнічну реалізацію джерела струму $I_{зс0}$ з можливістю регулювання вихідного струму, яку показано на рис. 5 [12].

Робочі струми схеми задаються генераторами $I_1=I_2=I_p$. Водночас однотипні транзистори VT1, VT3, VT5, VT7, VT9, VT11 підключено паралельно між собою і через їх емітери протікає струм рівний:

$$I_e = \frac{I_p}{6}, \quad (1)$$

де I_p – робочий струм схеми.

Струм бази транзистора VT11 становитиме:

$$I_{\text{б VT11}} = \frac{I_p}{6 \cdot (\beta_{n-p-n} + 1)}, \quad (2)$$

де β_{n-p-n} – коефіцієнт передачі струму бази транзистора n-p-n типу.

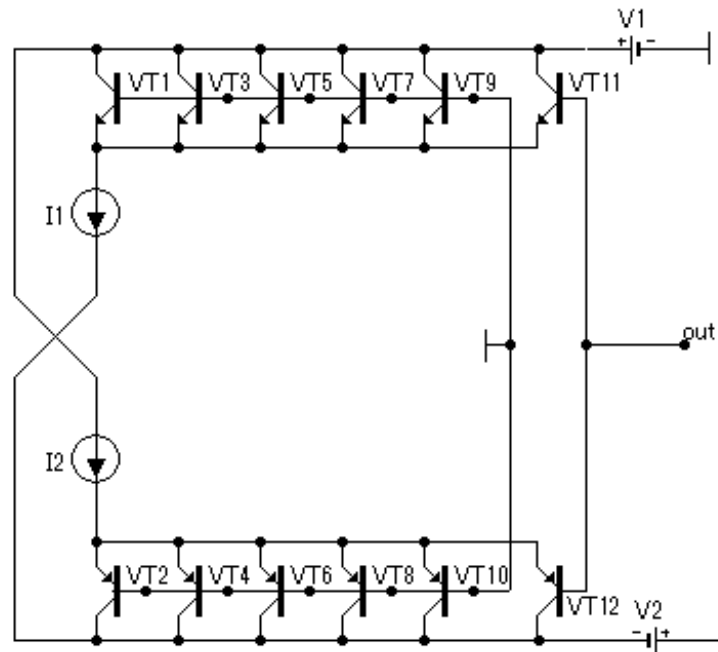


Рисунок 5 – Схематехнічна реалізація генератора струму I_{zc0} з можливістю регулювання вихідного струму

Даний струм буде втікати в базу транзистора VT11, а тому його значення беремо із знаком «мінус». Аналогічно однотипні транзистори VT2, VT4, VT6, VT8, VT10, VT12 підключено паралельно між собою і через їх емітери протікає струм рівний (1). У такому випадку струм бази VT12 становитиме:

$$I_{\text{б VT12}} = \frac{I_p}{6 \cdot (\beta_{p-n-p} + 1)}, \quad (3)$$

де β_{p-n-p} – коефіцієнт передачі струму бази транзистора p-n-p типу.

Даний струм буде витікати з бази транзистора VT12, а тому його значення беремо із знаком «плюс».

Із врахуванням (1), (2) і (3), сумарний вихідний струм схеми буде рівний:

$$I_{вих} = I_{\beta VT12} - I_{\beta VT11} = \frac{I_p}{6} \left[\frac{1}{(\beta_{p-n-p} + 1)} - \frac{1}{(\beta_{n-p-n} + 1)} \right]$$

Провівши математичні перетворення можна записати, що:

$$I_{вих} \approx \frac{I_p}{6} \left[\frac{\beta_{p-n-p} - \beta_{n-p-n}}{\beta_{p-n-p} \cdot \beta_{n-p-n}} \right]$$

Оскільки $\beta_{n-p-n} > \beta_{p-n-p}$ вихідний струм буде витікаючим. Змінюючи I_p і кількість транзисторів можна задавати значення $I_{вих}$. Таким чином, даний пристрій дозволяє домогтися компенсації струму зміщення нуля підсилювальної схеми, за умови, що для підсилювальної схеми даний струм є втікаючим. За результатами моделювання вихідний опір пристрою становитиме близько 12 кОм.

Висновки

1. Показано, що запропонований підхід структурно-функціональної організації високолінійних швидкодіючих буферних пристроїв напруги з двотактною організацією, а саме поєднання ядра буфера з ДППС, дозволяє підвищити навантажувальну здатність.
2. Проаналізовано запропонований метод побудови ядер високолінійних двотактних буферних пристроїв напруги з параметричною компенсацією зсуву нуля. Показано, що підхід параметричної компенсації дозволяє значно (на порядок і більше) зменшити похибку зсуву нуля і лінійності при збереженні заданого рівня швидкодії.
3. Проаналізовано запропонований метод структурно-функціональної організації генератора струму зсуву нуля з можливістю регулювання вихідного струму, що дозволить застосовувати його за умови, що для підсилювальної схеми даний струм потрібен втікаючим.
4. Виведено аналітичні співвідношення, що дозволяють описати характеристики генератора струму зсуву нуля із урахуванням параметрів транзисторів.

Список використаних джерел

- [1] Walt Kester, *ANALOG-DIGITAL CONVERSION*. ADI Central Application Department, USA, 2004, 1127 p.
- [2] Alan B. Grebene, *Bipolar and MOS analog integrated circuit design*. New Jersey, USA: Wiley Classic Library, 2002, 915 p.
- [3] Г. И. Волович, *Схемотехника аналоговых и аналого-цифровых электронных устройств*. Москва, Россия: Издательский дом «Додэка-XXI», 2005, 528 с.
- [4] Г. Д. Бахтиаров, В. В. Малинин, В. П. Школин, *Аналого-цифровые преобразователи*. Москва, Россия: Советское радио, 1980, 280 с.
- [5] И. П. Степаненко, *Основы теории транзисторов и транзисторных схем*. Москва, Россия: «Энергия», 1973, 608 с.
- [6] О. Д. Азаров, С. В. Богомолов, *Основы теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем*. Вінниця, Україна: УНІВЕРСУМ-Вінниця, 2013, 142 с.
- [7] Olexiy D. Azarov, Sergii V. Bohomolov, Svitlana A. Kyrylashchuk, Olexiy J. Stakhov, Mariusz Duk, and Yedilkhan Amirgaliyev, «High speed buffer devices on the base of push-pull current amplifiers», *Proc. SPIE 11176, Photonics Applications in Astronomy, Communications, Industry, and High-Energy Physics Experiments 2019*, 111765W6, November 2019. <https://doi.org/10.1117/12.2536902>.
- [8] О. Д. Азаров, С. В. Богомолов, «Прецизійні буферні пристрої на базі двотактних симетричних структур», *Інформаційні технології та комп'ютерна інженерія*, № 3(22), с. 4–12, 2011.
- [9] О. Д. Азаров, О. В. Дудник, С. В. Богомолов, О. В. Кадук, «Буферний каскад», *патент України № 51014*, 25.06.10.
- [10] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, Д. В. Лизогуб, «Буфер напруги», *патент України № 141391*, 10.04.20.
- [11] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, Д. В. Лизогуб, «Буфер напруги», *патент України № 140786*, 10.03.20.
- [12] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, «Генератор струму зсуву нуля», *патент України № 136566*, 27.08.19.

Стаття надійшла: 14.01.2022.

References

- [1] Walt Kester, *ANALOG-DIGITAL CONVERSION*. ADI Central Application Department, USA, 2004, 1127 p.
- [2] Alan B. Grebene, *Bipolar and MOS analog integrated circuit design*. New Jersey, USA: Wiley Classic Library, 2002, 915 p.
- [3] G. I. Volovich, *Circuitry of analog and analog-digital electronic devices*. Moscow, Russia: Dodeca XXI Publishing House, 2005, 528 p. [in Russian].
- [4] G. D. Bakhtiarov, V. V. Malinin, V.P. Shkolin, *Analog-to-digital converters*. Moscow, Russia: Soviet Radio, 1980, 280 p. [in Russian].
- [5] I. P. Stepanenko, *Fundamentals of the theory of transistors and transistor circuits*. Moscow, Russia: "Energy", 1973, 608 p. [in Russian].
- [6] O. D. Azarov, S. V. Bohomolov, *Fundamentals of the theory of high-line analog devices based on push-pull amplifier circuits*. Vinnytsia, Ukraine: UNIVERSUM-Vinnytsia, 2013, 142 p. [in Ukrainian].
- [7] Olexiy D. Azarov, Sergii V. Bohomolov, Svitlana A. Kyrylashchuk, Olexiy J. Stakhov, Mariusz Duk, and Yedilkhan Amirgaliyev, «High speed buffer devices on the base of push-pull current amplifiers», *Proc. SPIE 11176, Photonics Applications in Astronomy, Communications, Industry, and High-Energy Physics Experiments 2019*, 111765W6, November 2019. <https://doi.org/10.1117/12.2536902>.
- [8] O. D. Azarov, S. V. Bohomolov, "Precision buffer devices based on two-stroke symmetrical structures", *Information Technology and Computer Engineering*, № 3 (22), p. 4–12, 2011 [in Ukrainian].
- [9] O. D. Azarov, O. V. Dudnik, S. V. Bohomolov, O. V. Kaduk, "Buffer Cascade", *patent of Ukraine № 51014*, 25.06.10.
- [10] O. D. Azarov, M. R. Obertyukh, O. Ya. Stakhov, D. V. Lyzogub, "Voltage buffer", *patent of Ukraine № 141391*, 10.04.20.
- [11] O. D. Azarov, M. R. Obertyukh, O. Ya. Stakhov, D. V. Lyzogub, "Voltage buffer", *patent of Ukraine № 140786*, 10.03.20.
- [12] O. D. Azarov, M. R. Obertyukh, O. Ya. Stakhov, "Zero bias current generator", *patent of Ukraine № 136566*, 27.08.19.

Відомості про авторів

Азаров Олексій Дмитрович – доктор технічних наук, професор, завідувач кафедри обчислювальної техніки.

Богомолів Сергій Віталійович – кандидат технічних наук, доцент кафедри обчислювальної техніки

Стахов Олексій Ярославович – аспірант кафедри обчислювальної техніки.

O. D. Azarov, S. V. Bohomolov, O. Y. Stahov

HIGH-LINE PUSH-PULL VOLTAGE BUFFER DEVICES WITH PARAMETRIC ZERO SHIFT COMPENSATION

Vinnytsia National Technical University, Vinnytsia